

Инв. № подл.	Подп. и дата	Инв. № дубл.	Взам. инв. №	Подп. и дата

Программа для модулей на платформе SPCOPPER

Описание ПО

Листов – 18

АННОТАЦИЯ

Документ описывает назначение и структуру внутреннего программного обеспечения электрического приемопередатчика на платформе SPCOPPER.

Документ содержит рисунков – 5, таблиц – 1.

СОДЕРЖАНИЕ

1	Общие сведения	4
2	Функциональное назначение	5
3	Описание логической структуры	6
4	Вызов и загрузка	12
5	Входные данные	13
6	Выходные данные	14
7	Описание содержания страниц ПО МК.....	15
8	Список принятых сокращений	17

1 ОБЩИЕ СВЕДЕНИЯ

1.1 Обозначение и наименование программы

Наименование: Программа для модулей на платформе SPCOPPER.

1.2 Языки написания программного обеспечения

Программное обеспечение (далее – ПО) написано на языке программирования С в среде разработки «Simplicity Studio». При разработке использовано классически принятое деление файлов на основной, содержащий функцию «main()», ресурсные и заголовочные.

2 ФУНКЦИОНАЛЬНОЕ НАЗНАЧЕНИЕ

Программное обеспечение микроконтроллера (далее – ПО МК) разработано в рамках разработки модуля на платформе SPCOPPER, на основании технического задания (далее - ТЗ) ООО «ФТ». ПО МК разработано для модели микроконтроллера EFM8BB21F16G-B производства «Silicon Labs».

ПО МК обеспечивает реализацию совместимости изделия по стандарту SFP – MSA (от англ. Multiple Source Agreement – соглашение нескольких производителей) в рамках документа SFF-8472 (Rev 11.0), а также рекомендаций компании Cisco для функционирования SGMII интерфейса. Совместимость обеспечивается взаимодействием микроконтроллера с коммутатором и чипом RHY BCM50210S, осуществляющим низкоуровневое управление и контроль параметрами электрической среды передачи данных.

ПО МК обеспечивает защиту изделия от несанкционированного реконфигурирования – запись стандартной страницы A0, страницы AC с набором настроечных значений чипа RHY. Также запись/чтение сервисной и пользовательской таблиц, которые производятся только при наличии введенного оператором пароля.

3 ОПИСАНИЕ ЛОГИЧЕСКОЙ СТРУКТУРЫ

3.1 Описание структуры ПО МК

Структура ПО МК определяется функциональностью, закладываемой в приемопередатчик, конкретной схемотехнической реализации изделия и способами тестирования готового продукта. Структурно программное обеспечение представлено в виде функциональных модулей, приведенных на рисунке 1.

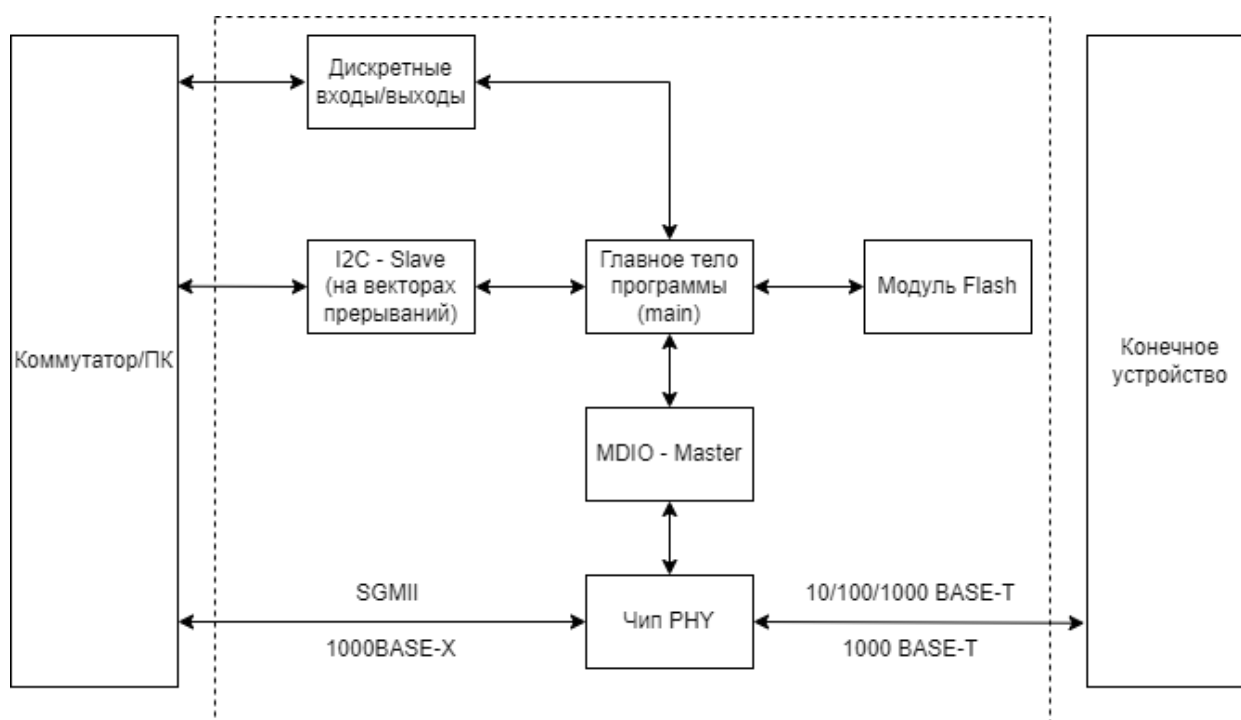


Рисунок 1 - Обобщенная структура ПО МК

Основой ПО МК является процесс взаимодействия двух информационных потоков: синхронного и асинхронного. Синхронный поток осуществляется главным модулем (main), представляющим собой бесконечный цикл с предварительной однократной инициализацией. Главный модуль взаимодействует с остальными модулями по заданному алгоритму. Асинхронный поток осуществляется модулем прерываний, который генерирует сигналы для главного модуля. Сигналы модуля прерываний являются асинхронными для циклического алгоритма главного модуля и позволяют ему реагировать на внешние и внутренние асинхронные события.

Модули персонального компьютера (далее - ПК) / коммутатор и чип РНУ условно представляют связь ПО МК с реальными устройствами, при этом ПК и коммутатор — это внешние устройства, не входящие в состав изделия, а чип РНУ является микросхемой и входит в состав изделия.

3.2 Описание алгоритма ПО МК

Алгоритм программного обеспечения МК представляет из себя 2 потока – синхронный (основное тело программы) и асинхронный (обработчики аппаратных прерываний).

Главный модуль представляет собой основную функцию «void main()», которая предваряется тестированием Flash памяти, однократной инициализацией внутренней периферии микроконтроллера, страниц данных и чипа РНУ BSM50210S. Главный модуль (синхронный поток) функционирует согласно алгоритму, представленному на рисунке 2.

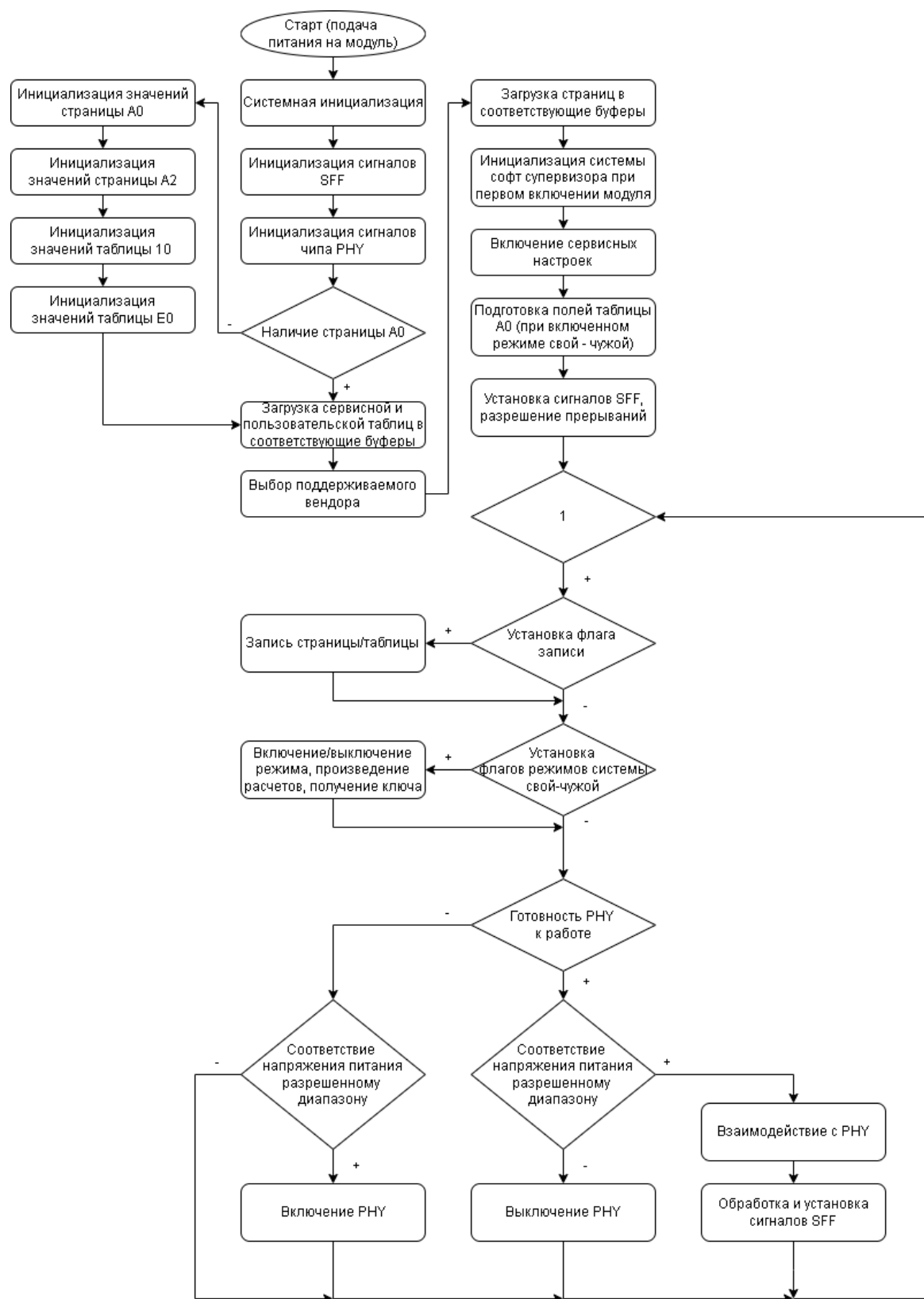


Рисунок 2 – Алгоритм главного модуля (main)

Асинхронный поток модуля функционирует путем перехода на вектор обработчика прерываний, который вызывается аппаратным событием. Обработчики прерываний показаны на рисунке 3.

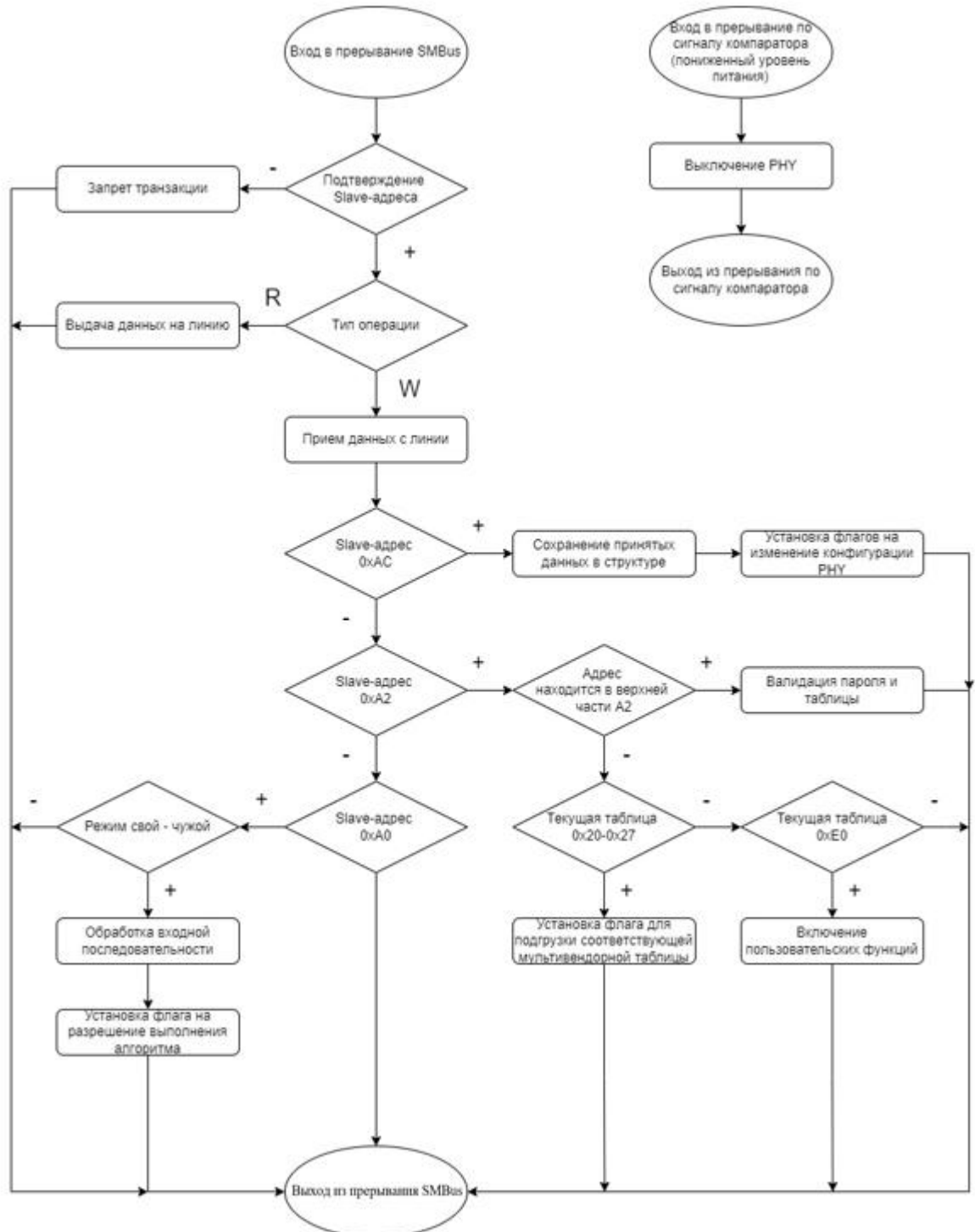


Рисунок 3 – Алгоритм асинхронного потока программы

3.3 Описание обработки дискретных сигналов SFF

Сигнал Rx_LOS. Функционал сигнала заключается в индикации потери сигнала (активный уровень - высокий). В приемопередатчиках этот сигнал формируется следующим образом.

Постоянно происходит чтение регистров чипа PHY по интерфейсу MDIO. Если по прочитанным значениям становится ясно, что соединение на медной стороне разорвано/не установлено, то данный сигнал выставляется в верхний уровень, иначе в нижний – рисунок 4.

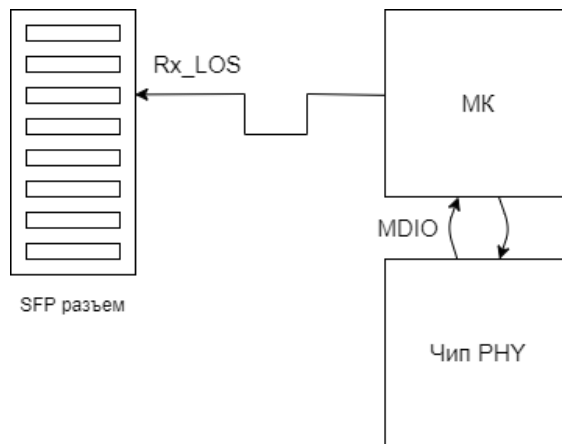


Рисунок 4 – Формирование сигнала Rx_LOS

Сигнал Tx_Disable. Функционал сигнала заключается в управлении передатчиком модуля. Если на вход поступает лог. единица – передатчик необходимо выключить, иначе включить.

В модуле алгоритм обработки сигнала следующий. Происходит постоянное чтение сигнала. Если происходит изменение сигнала, то по интерфейсу MDIO проходит команда на включение/выключение передатчика модуля. Путь сигнала изображен на рисунке 5.

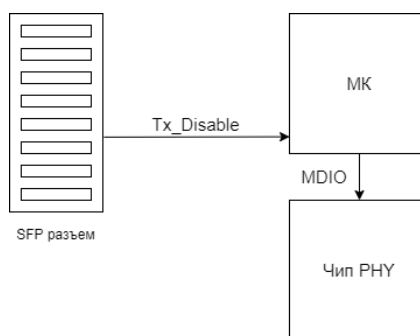


Рисунок 5 – Обработка сигнала Tx_Disable

3.4 Описание процесса выгрузки ПО МК

Чтение происходит через стандартные порты разъема SFP интерфейса I2C.

3.4.1 Алгоритм выгрузки ПО МК

3.4.1.1 Установка флага разрешения выгрузки ПО

3.4.1.2 Указать адрес. AHigh старший байт адреса ПЗУ, ALow младший байт адреса ПЗУ. Запись должна производиться одним запросом с записью двух регистров.

3.4.1.3 Чтение диапазон адресов таблицы, в которых содержатся данные из ПЗУ микроконтроллера начиная с адреса указанного в регистрах AH, AL.

3.4.1.4 Повторять пункты 3.4.1.2 и 3.4.1.3, по принципу запрос-ответ, до окончания известных адресов прошивки.

3.4.1.5 Завершение процедуры выгрузки обеспечивается установкой флага деактивации режима выгрузки.

3.5 Описание режима свой-чужой

Алгоритм режима “свой-чужой”:

1. Активация режима “свой-чужой” осуществляется в сервисной таблице.
2. В страницу A0h в поле данных производителя принимается внешний ключ и флаг аутентификации.
3. Приемопередатчик выполняет алгоритм.
4. По завершению счета в адреса поля данных производителя выведется результат алгоритма.

4 ВЫЗОВ И ЗАГРУЗКА

Вызов и загрузка ПО МК осуществляется из Flash памяти микроконтроллера. Точка входа в программу обозначена блоком «старт» на рисунке 2.

5 ВХОДНЫЕ ДАННЫЕ

Входными данными для ПО МК является, в первую очередь, содержание страницы A0h и таблиц A2h, а также страницы ACh настроечных значений для чипа РНУ. Наполнение данных страниц берется:

- из настроек, хранящихся во Flash памяти МК;
- из данных, принимаемых от ПК/коммутатора;
- из данных, принимаемых от чипа РНУ.

Входными данными так же является информация, передаваемая дискретными сигналами от ПК/коммутатора и чипа РНУ.

Содержание страниц A0h, ACh, а также таблиц A2h передается по SMB интерфейсу, дискретные сигналы – логическими уровнями.

6 ВЫХОДНЫЕ ДАННЫЕ

Выходными данными для ПО МК также, подобно входным данным, является содержание страниц A0h и ACh, а также таблиц A2h. Наполнение данных страниц берется:

- из настроек, хранящихся во Flash памяти МК, выдаваемых на ПК/коммутатор и чип РНУ;
- из данных, принимаемых от чипа РНУ, преобразуемых и выдаваемых на ПК/коммутатор.

Выходными данными так же является информация, передаваемая дискретными сигналами на ПК/коммутатор и чип РНУ.

Содержание страниц A0h, ACh, а также таблиц A2h передается по SMB интерфейсу, дискретные сигналы – логическими уровнями.

7 ОПИСАНИЕ СОДЕРЖАНИЯ СТРАНИЦ ПО МК

Информационные страницы ПО МК расположены по адресам, приведенным в таблице 1. Память в данных страницах является изменяемой и не инициализируется исполняемым кодом ПО МК.

Таблица 1 - Стартовые адреса и размеры страниц / таблиц модуля

Страница	Размер
A0_FLASH_ADDR	256 байт
A2_FLASH_ADDR	256 байт
A2_USER_FLASH_ADDR	128 байт
A2_VENDOR_FLASH_ADDR	128 байт
A2_TUNING_FLASH_ADDR	128 байт
A0_Vendor1_FLASH_ADDR	128 байт
A0_Vendor2_FLASH_ADDR	128 байт
A0_Vendor3_FLASH_ADDR	128 байт
A0_Vendor4_FLASH_ADDR	128 байт
A2_Vendor1_FLASH_ADDR	128 байт
A2_Vendor2_FLASH_ADDR	128 байт
A2_Vendor3_FLASH_ADDR	128 байт
A2_Vendor4_FLASH_ADDR	128 байт

A0_FLASH_ADDR – стандартные страницы SFF. Карта регистров данной страницы организована в соответствии с рекомендацией SFF-8472.

A2_FLASH_ADDR – стандартные страницы SFF. Реализована работа с нижней частью страницы A2.

A2_TUNING_FLASH_ADDR – настроечная таблица, содержит регистры, отвечающие за конфигурацию и режим работы чипа PHY.

A2_USER_FLASH_ADDR – таблица с пользовательскими значениями производителя.

A2_VENDOR_FLASH_ADDR – сервисная таблица, содержит управление расширенным функционалом.

A0_Vendorx_FLASH_ADDR, A2_Vendorx_FLASH_ADDR – верхняя и нижняя части стандартных страниц SFF соответственно. Служат для поддержки модуля определенными производителями оборудования.

8 СПИСОК ПРИНЯТЫХ СОКРАЩЕНИЙ

- SFF – промышленный стандарт приёмопередатчиков;
- SFP – (Small Form-Factor Pluggable) – промышленный стандарт для модулей (приёмопередатчиков);
- SMB – (System Management Bus) — последовательный протокол обмена данными для устройств питания, основан на шине I2C;
- МК – микроконтроллер;
- ПК – персональный компьютер;
- ПО – программное обеспечение.

[illegible]